

DIALOG(R)File 347:JAPIO

(c) 2000 JPO & JAPIO. All rts. reserv.

05441090 **Image available**
SOLID-STATE IMAGE PICKUP DEVICE

PUB. NO.: 09-055890 [J P 9055890 A]
PUBLISHED: February 25, 1997 (19970225)
INVENTOR(s): NAKAJIMA SHINICHI
APPLICANT(s): OLYMPUS OPTICAL CO LTD [000037] (A Japanese Company or
 Corporation), JP (Japan)
APPL. NO.: 07-224516 [JP 95224516]
FILED: August 10, 1995 (19950810)
INTL CLASS: [6] H04N-005/335
JAPIO CLASS: 44.6 (COMMUNICATION -- Television)

ABSTRACT

PROBLEM TO BE SOLVED: To provide a solid-state image pickup device which has the power consumption reduced by stopping the drive clock group of a horizontal scanning circuit and/or a vertical scanning circuit in a period other than the period of validation of a video signal to eliminate the unnecessary power consumption.

SOLUTION: The device is provided with picture elements 1 arranged like a two-dimensional array, horizontal select lines 2 provided in correspondence to picture elements arranged in the column direction, a horizontal scanning circuit 3 for column selection, horizontal select switches 4 connected to horizontal select lines 2, an output signal line 5, vertical select lines 6 which are provided in correspondence to picture elements arranged in the row direction, a vertical scanning circuit 7 for row selection, and a scanning circuit drive clock generation circuit 8 which generates the drive clock group to drive horizontal and vertical scanning circuits. The scanning circuit drive clock generation circuit 8 starts supply of the drive clock group by a scanning start pulse and stops supply of the drive clock group of the horizontal scanning circuit by a horizontal scanning end pulse and restarts supply of the drive clock group simultaneously with supply of a horizontal scanning start clock.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-55890

(43) 公開日 平成9年(1997)2月25日

(51) Int.Cl.⁸

H 0 4 N 5/335

識別記号

庁内整理番号

F I

H 0 4 N 5/335

技術表示箇所

Z

審査請求 未請求 請求項の数 3 F D (全 7 頁)

(21) 出願番号 特願平7-224516

(22) 出願日 平成7年(1995)8月10日

(71) 出願人 000000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(72) 発明者 中島 慎一

東京都渋谷区幡ヶ谷2丁目43番2号 オリ

ンパス光学工業株式会社内

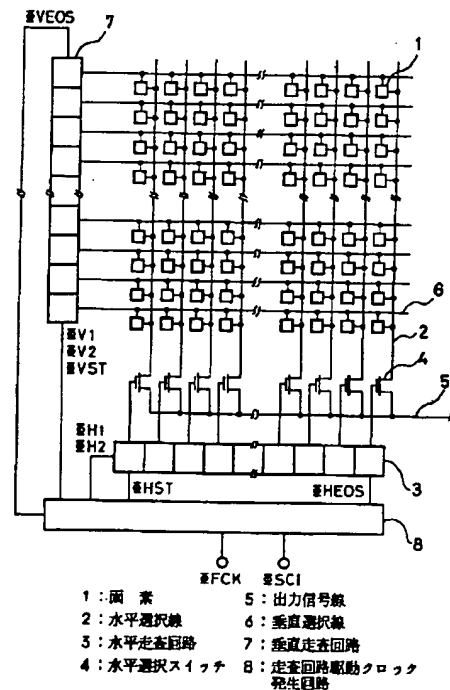
(74) 代理人 弁理士 最上 健治

(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【課題】 映像信号有効期間以外の期間に水平走査回路及び又は垂直走査回路の駆動クロック群を停止して無駄な電力消費をなくし、低消費電力化を図った固体撮像装置を提供する。

【解決手段】 2次元アレイ状に並べられた画素1と、列方向に配列された画素に対応して設けられた水平選択線2と、列選択のための水平走査回路3と、水平選択線2に接続された水平選択スイッチ4と、出力信号線5と、行方向に配列された画素に対応して設けられた垂直選択線6と、行選択のための垂直走査回路7と、水平及び垂直走査回路を駆動するための駆動クロック群を発生する走査回路駆動クロック発生回路8とを備え、走査回路駆動クロック発生回路8は走査開始パルスによって駆動クロック群の供給を開始し、水平走査終了パルスによって水平走査回路の駆動クロック群の供給を停止し、水平走査開始クロックの供給と共に駆動クロック群の供給を再開するように構成する。



1

【特許請求の範囲】

【請求項1】 2次元アレイ状に配列された複数の光電変換素子と、列方向に配列された前記光電変換素子に対応して設けられた水平選択線群と、該水平選択線群を介して列方向に配列された光電変換素子の走査を行う水平走査回路と、行方向に配列された前記光電変換素子に対応して設けられた垂直選択線群と、該垂直選択線群を介して行方向に配列された光電変換素子の走査を行う垂直走査回路と、前記水平走査回路及び垂直走査回路を駆動するためのクロック群を発生する走査回路駆動クロック発生回路を有し、前記水平走査回路は、前記走査回路駆動クロック発生回路から該水平走査回路を駆動するための駆動クロック群及び水平走査開始パルスが印加され、水平走査終了時に、水平走査終了パルスを出力するように構成され、前記垂直走査回路は、前記走査回路駆動クロック発生回路から該垂直走査回路を駆動するための駆動クロック群及び垂直走査開始パルスが印加され、垂直走査終了時に、垂直走査終了パルスを出力するように構成され、前記走査回路駆動クロック発生回路は、走査開始パルスによって、前記水平走査回路への駆動クロック群及び水平走査開始パルス並びに前記垂直走査回路への駆動クロック群及び垂直走査開始パルスの供給を開始し、水平走査回路からの水平走査終了パルスによって、前記水平走査回路を駆動するための駆動クロック群の供給を停止し、水平走査開始パルスの供給と共に前記駆動クロック群の供給を再開するように構成されていることを特徴とする固体撮像装置。

【請求項2】 前記走査回路駆動クロック発生回路は、垂直走査回路からの垂直走査終了パルスによって、前記垂直走査回路を駆動するための駆動クロック群及び垂直走査開始パルスの供給を停止するように構成されていることを特徴とする請求項1記載の固体撮像装置。

【請求項3】 前記走査回路駆動クロック発生回路は、垂直走査回路からの垂直走査終了パルスによって、水平走査回路を駆動するための駆動クロック群及び水平走査開始パルスの供給を停止するように構成されていることを特徴とする請求項2記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、固体撮像装置に関し、特に低消費電力化した固体撮像装置に関する。

【0002】

【従来の技術】従来、XYアドレス型の固体撮像装置を走査する方式としては、種々の方式が提案されているが、例えば本件出願人は、特願平5-178556号において図8に示すような構成のものを提案している。この提案の固体撮像装置は、2次元アレイ状に並べられた光電変換素子からなる画素1、列方向に配列された画素1に対応して設けられた水平選択線2、列選択のための水平走査回路3、水平選択線2に接続された水平選択ス

2

イッチ4、出力信号線5、行方向に配列された画素1に対応して設けられた垂直選択線6、行選択のための第1及び第2の垂直走査回路7L、7R、走査回路制御クロック発生回路9により構成されている。そして垂直走査回路7L並びに7Rは同一の回路構成となっており、垂直選択線群への接続形態が異なるだけである。そして、第1の垂直走査回路7Lの各単位段を構成する単位ユニットを奇数番目の垂直選択線群に対して1対1に対応させると共に、第2の垂直走査回路7Rの各単位段を構成する単位ユニットを偶数番目の垂直選択線群に対応させ、更に前記第1及び第2の垂直走査回路7L、7Rを駆動するためのクロック群を、走査回路制御クロック発生回路9により制御して走査するように構成するものである。

【0003】

【発明が解決しようとする課題】ところで、図8に示す構成の固体撮像装置を用いて、カメラシステムを構成した場合、次のような問題点が発生する。すなわち、水平走査回路及び垂直走査回路に駆動クロック群を印加した状態では、走査回路のクロックラインの容量を駆動しなければならないため、電力消費を伴う。また、垂直走査回路の駆動によって、光電変換素子である画素のバイアス条件を変化させるため、画素部での電力消費も伴う。これを映像信号有効期間以外に対しても行うため、無駄な電力消費が発生する。

【0004】本発明は、本件出願人が先に提案した走査方式の固体撮像装置における上記問題点を解決するためになされたもので、簡単な回路で、映像信号有効期間以外の期間に水平走査回路及び又は垂直走査回路の駆動クロック群を停止することによって、無駄な電力消費をなくし、低消費電力化を行えるように構成した固体撮像装置を提供することを目的とする。

【0005】

【課題を解決するための手段】上記問題点を解決するため、請求項1記載の発明は、2次元アレイ状に配列された複数の光電変換素子と、列方向に配列された前記光電変換素子に対応して設けられた水平選択線群と、該水平選択線群を介して列方向に配列された光電変換素子の走査を行う水平走査回路と、行方向に配列された前記光電変換素子に対応して設けられた垂直選択線群と、該垂直選択線群を介して行方向に配列された光電変換素子の走査を行う垂直走査回路と、前記水平走査回路及び垂直走査回路を駆動するためのクロック群を発生する走査回路駆動クロック発生回路を有し、前記水平走査回路は、前記走査回路駆動クロック発生回路から該水平走査回路を駆動するための駆動クロック群及び水平走査開始パルスが印加され、水平走査終了時に、水平走査終了パルスを出力するように構成され、前記垂直走査回路は、前記走査回路駆動クロック発生回路から該垂直走査回路を駆動するための駆動クロック群及び垂直走査開始パルスが

印加され、垂直走査終了時に、垂直走査終了パルスを出
力するように構成され、前記走査回路駆動クロック発生
回路は、走査開始パルスによって、前記水平走査回路へ
の駆動クロック群及び水平走査開始パルス並びに前記垂
直走査回路への駆動クロック群及び垂直走査開始パルス
の供給を開始し、水平走査回路からの水平走査終了パ
ルスによって、前記水平走査回路を駆動するための駆動ク
ロック群の供給を停止し、水平走査開始パルスの供給
と共に前記駆動クロック群の供給を再開するように構成
するものである。

【0006】このように、走査回路駆動クロック発生回
路において、水平走査回路からの水平走査終了パルスに
よって水平走査回路を駆動するための駆動クロック群の
供給を停止し、また水平走査開始パルス及び外部からの
走査開始パルスによって水平走査回路を駆動するための
駆動クロック群の供給を開始することによって、無駄な
電力消費をなくし、固体撮像装置の低消費電力化を実現
することができる。

【0007】また請求項2記載の発明は、請求項1記載
の固体撮像装置において、前記走査回路駆動クロック発
生回路は、垂直走査回路からの垂直走査終了パルスによ
って、前記垂直走査回路を駆動するための駆動クロック
群及び垂直走査開始パルスの供給を停止するように構成
するものである。また請求項3記載の発明は、請求項2
記載の固体撮像装置において、前記走査回路駆動クロッ
ク発生回路は、垂直走査回路からの垂直走査終了パルス
によって、水平走査回路を駆動するための駆動クロック
群及び水平走査開始パルスの供給を停止するように構成
するものである。

【0008】このように、水平走査回路からの水平走査
終了パルス及び垂直走査回路からの垂直走査終了パルス
によって、水平走査回路を駆動するための駆動クロック
群及び垂直走査回路を駆動するための駆動クロック群の
供給を停止し、また水平走査開始パルス及び外部からの
走査開始パルスによって水平走査回路を駆動するための
駆動クロック群の供給を開始すると共に、外部からの走
査開始パルスによって垂直走査回路を駆動するための駆
動クロック群の供給を開始するように構成することによ
って、一層無駄な電力消費をなくし、一層の低消費電力
化を図ることができる。

【0009】

【発明の実施の形態及び実施例】次に、実施例について
説明する。図1は本発明に係る固体撮像装置の実施例を
示す概略ブロック構成図であり、図8に示した従来例と
同一又は対応する部材には同一符号を付して示してい
る。この実施例において、図8に示した従来例と異なる
点は、水平走査回路3の駆動クロック群が走査回路駆動
クロック発生回路8から発生されている点、垂直走査回
路7が2次元アレイ状に構成された複数個の画素1の片
側に設けている点である。ここで、垂直走査回路7の構

成が異なる点は、本発明の骨子には直接関係がないので
説明を省略する。

【0010】本発明の骨子である走査回路駆動クロック
発生回路8の説明に先立って、走査回路に用いられてい
る一般的なシフトレジスタの構成例を、図5に基づいて
説明する。このシフトレジスタは、クロックドインバー
タ2段によって1ユニット10を構成する方式である。こ
れを記号を用いて模式的に示すと、図6に示すように表
される。次に、このような構成のシフトレジスタの動作
を図7に示す動作タイミング図を参照しながら説明す
る。このシフトレジスタを駆動するクロックは、 $\Phi 1$ 、
 $\Phi 2$ の2相で、初段シフトレジスタユニット10の入力に
スタートパルス ΦST が印加されることにより、クロッ
ク $\Phi 1$ の立ち上がりに同期して、各ユニット10の出力端
子 $\Phi SR1$ 、 $\Phi SR2$ 、 $\Phi SR3 \cdots$ より、順次出力
がなされる。なお、図5において $\Phi 1$ 、 $\Phi 2$ は $\Phi 1$ 、
 $\Phi 2$ の反転クロックを示している。

【0011】図2は走査回路駆動クロック発生回路8の
構成を示すブロック構成図であり、図3及び図4はその
動作を説明するためのタイミング図で、図3から図4へ
と時間軸が継続するように表現されている。これらの図
を参照しながら、走査回路駆動クロック発生回路8の構
成並びに動作について説明する。図2において、11は $\Phi H1$ 、 $\Phi H2$ 発生回路で、基本クロック ΦFCK を受け
て水平走査回路駆動クロック群 $\Phi H1$ 及び $\Phi H2$ を発生
するものであり、該 $\Phi H1$ 、 $\Phi H2$ 発生回路11で発生し
たクロック群 $\Phi H1$ 及び $\Phi H2$ は $\Phi H1$ 、 $\Phi H2$ イネー
ブル制御回路12に入力されるようになっている。13はカ
ウンタ部で、基本クロック ΦFCK の立ち上がりに同期
して動作し、外部から供給される走査開始パルス ΦSCI
及び水平走査終了パルス $\Phi HEOS$ でリセットされる
ようになっており、水平ブランキング期間相当のカウン
ト動作を行うとカウンタが停止するように構成されてい
る。

【0012】14は $\Phi V1$ 、 $\Phi V2$ 、 ΦHST 発生回路
で、カウンタ部13のカウント値をデコードすることによ
り、水平走査開始パルス ΦHST 及び垂直走査回路駆動
クロック群 $\Phi V1$ 及び $\Phi V2$ を発生し、該クロック群 $\Phi V1$
及び $\Phi V2$ を $\Phi V1$ 、 $\Phi V2$ イネーブル制御回路15
に入力するようになっている。前記 $\Phi H1$ 、 $\Phi H2$ イネー
ブル制御回路12は、垂直走査終了パルス $\Phi HEOS$ に
よって、駆動クロック群 $\Phi H1$ 、 $\Phi H2$ がディセーブル
され、前記カウンタ部13が水平ブランキング期間相当の
カウント動作を行うことによって、駆動クロック群 $\Phi H1$ 、
 $\Phi H2$ がイネーブルされるように構成されている。また、
前記 $\Phi V1$ 、 $\Phi V2$ イネーブル制御回路15は、垂直走査
終了パルス $\Phi VEOS$ によって駆動パルス群 $\Phi V1$ 、 $\Phi V2$
がディセーブルされ、走査開始パルス ΦSCI によって
駆動パルス群 $\Phi V1$ 、 $\Phi V2$ がイネーブルされるように
構成されている。16は ΦVST 発生回路で、

5

走査開始パルスΦSCI（立ち上がり）の到来により、ΦV1、ΦV2、ΦHST発生回路14が一旦リセットされた後、垂直走査回路駆動駆動クロック群ΦV1を生成するときの最初のクロックパルスΦV1の立ち上がりに同期したタイミングで、所定幅の垂直走査開始パルスΦVSTを生成するように構成されている。

【0013】次に、上記のように構成された走査回路駆動クロック発生回路8の動作について説明する。上記構成の走査回路駆動クロック発生回路8に、1フィールド、1フレームの基準を決めるパルスである走査開始パルスΦSCIを、公知のSSG等外部の信号発生源から印加することにより、上記走査回路駆動クロック発生回路8を構成する各回路を介して、水平走査回路駆動クロック群ΦH1及びΦH2、水平走査開始パルスΦHST、垂直走査回路駆動クロック群ΦV1及びΦV2、垂直走査開始パルスΦVSTが順次発生する。

【0014】そして、水平走査回路3からの水平走査終了パルスΦHEOSが検出され、水平走査開始パルスΦHSTの転送が停止すると、ΦH1、ΦH2イネーブル制御回路12により、水平走査回路3への水平走査回路駆動クロック群ΦH1、ΦH2の供給を停止する。すなわちΦH1、ΦH2イネーブル制御回路12の出力レベルが“L”レベルに維持される。そして、水平走査回路3へ水平走査開始パルスΦHSTが転送されると、再び水平走査回路駆動クロック群ΦH1、ΦH2の供給を開始する。また、垂直走査回路7からの垂直走査終了パルスΦVEOSが検出され、垂直走査開始パルスΦVSTの転送が停止すると、ΦV1、ΦV2イネーブル制御回路15により、垂直走査回路7への垂直走査回路駆動クロック群ΦV1、ΦV2の供給を停止する。そして、垂直走査回路7へ垂直走査開始パルスΦVSTが転送がされると、再び垂直走査回路駆動クロック群ΦV1、ΦV2の供給を開始する。

【0015】以上のように、走査回路駆動クロック発生回路8を構成することによって、水平走査回路3及び垂直走査回路7において、駆動パルスが転送されて来ない期間には、該走査回路は駆動が停止され、したがって走査回路部での無駄な電力消費をなくし、低消費電力化を図ることができる。

【0016】

6

【発明の効果】以上実施例に基づいて説明したように、請求項1記載の発明によれば、簡単な回路構成で、無駄な電力消費をなくし、低消費電力化した固体撮像装置を実現することができる。また請求項2、3記載の発明によれば、一層の無駄な電力消費をなくし、低消費電力化した固体撮像装置を実現することができる。

【図面の簡単な説明】

【図1】本発明に係る固体撮像装置の実施例を示す概略ブロック構成図である。

【図2】図1に示した実施例における走査回路駆動クロック回路の構成例を示すブロック構成図である。

【図3】図1及び図2に示した実施例の動作を説明するためのタイミング図である。

【図4】図3に示したタイミング図の右端に続くタイミング図である。

【図5】一般的なシフトレジスタの構成例を示す回路構成図である。

【図6】図5に示したシフトレジスタを記号を用いて示した模式図である。

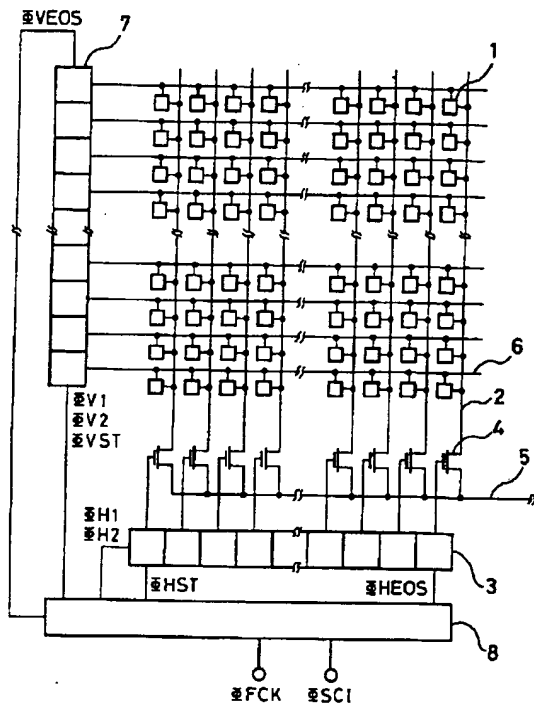
【図7】図5、6に示すシフトレジスタの動作を説明するためのタイミング図である。

【図8】従来の固体撮像装置の構成例を示すブロック構成図である。

【符号の説明】

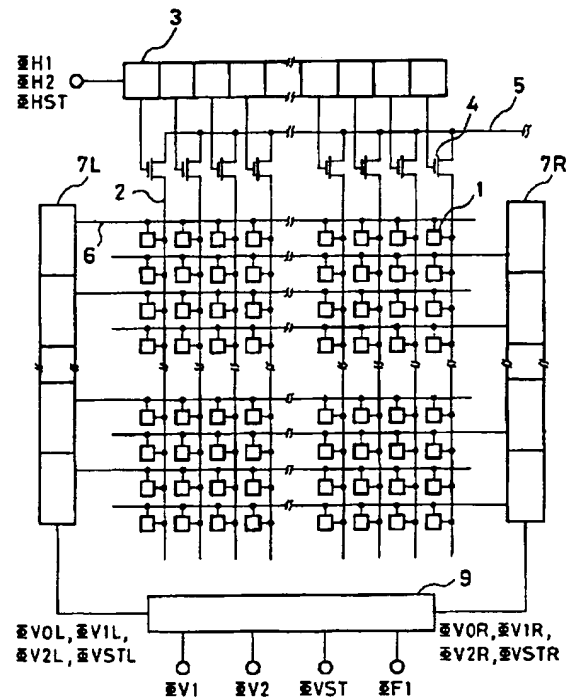
- 1 画素
- 2 水平選択線
- 3 水平走査回路
- 4 水平選択スイッチ
- 5 出力信号線
- 6 垂直選択線
- 7 垂直走査回路
- 8 走査回路駆動クロック発生回路
- 9 走査回路制御クロック発生回路
- 10 シフトレジスタユニット
- 11 ΦH1、ΦH2発生回路
- 12 ΦH1、ΦH2イネーブル制御回路
- 13 カウンタ部
- 14 ΦV1、ΦV2、ΦHST発生回路
- 15 ΦV1、ΦV2イネーブル制御回路
- 16 ΦVST発生回路

【図1】

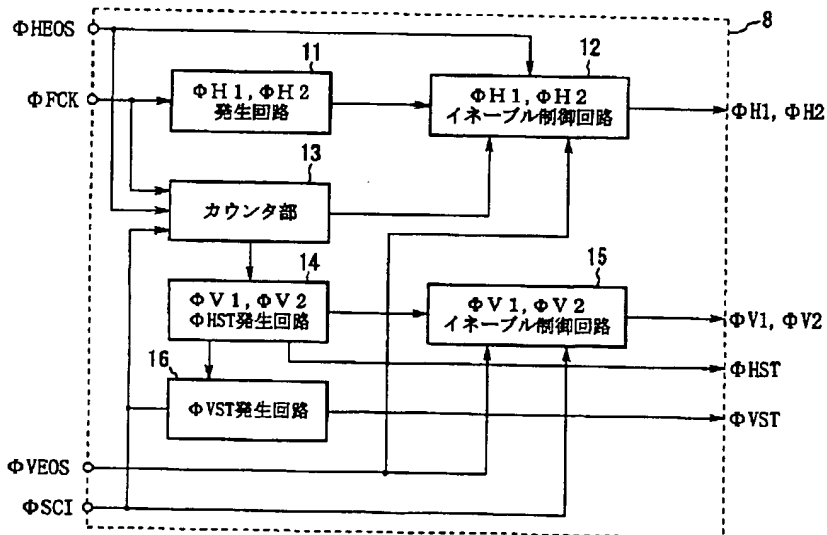


- 1: 画素 5: 出力信号線
 2: 水平選択線 6: 垂直選択線
 3: 水平走査回路 7: 垂直走査回路
 4: 水平選択スイッチ 8: 走査回路駆動クロック発生回路

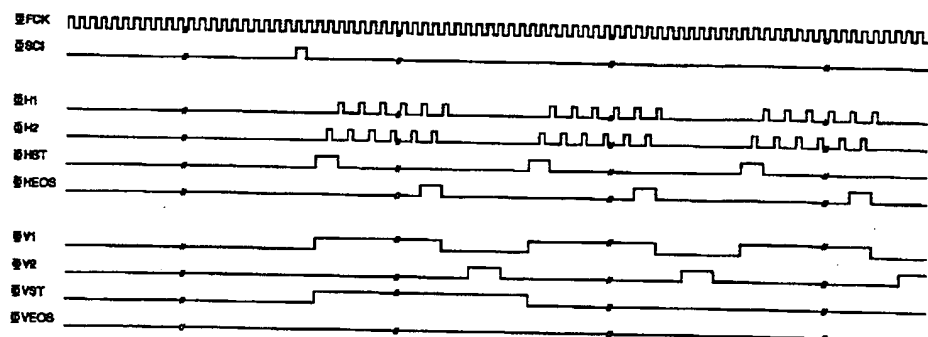
【図8】



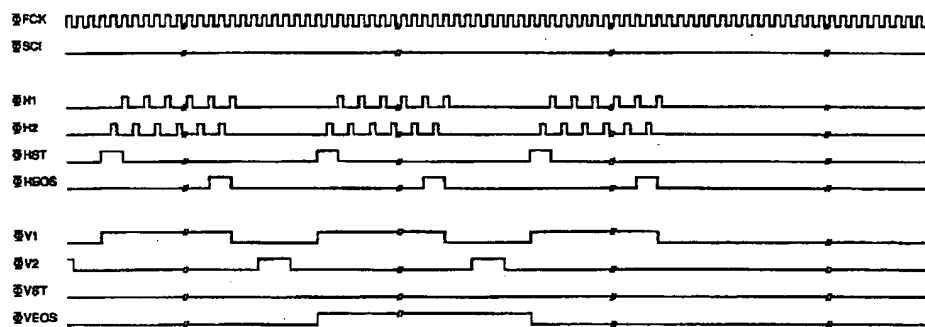
【図2】



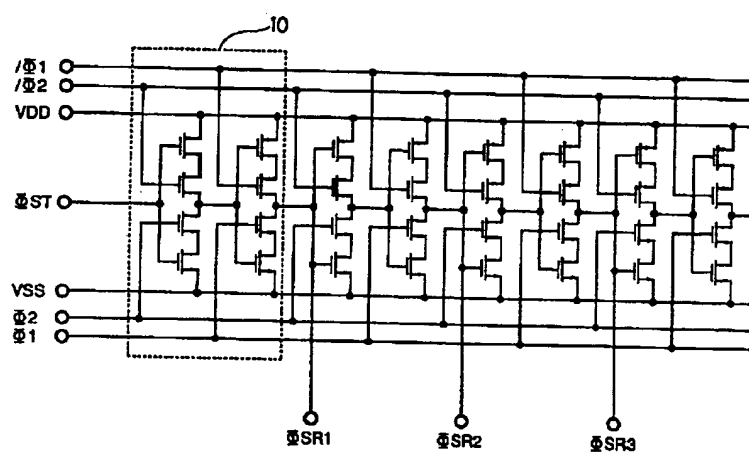
【図3】



【図4】

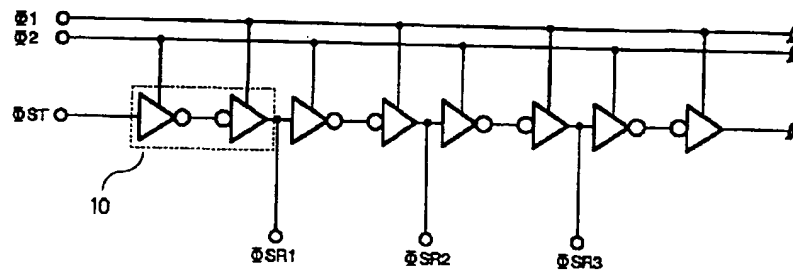


【図5】



10: シフト・レジスタ・ユニット

【図6】



10: シフトレジスタユニット

【図7】

